ЦФРЛ468313.004 Э3

Перв. примен. ЦФРЛ468313004

Справ. №

Подп. и дата

Инв. № дубл.

Взам. инв. №

Подп. и дата

Инв. № подл.

+5V

DA1 1171 СП42

R3 10К

R4 10К

VT1 ВС857В

C3 1.0

R5 100

BQ1 4МГц

C8 33

C9 33

XTL1
XTL2
RST
P1
1.0/AIN+
1.1/AIN−
1.2
1.3
1.4
1.5
1.6
1.7

CPU DD1 AT89C2051

P3
RXD/3.0
TXD/3.1
INT0/3.2
INT1/3.3
T0/3.4
T1/3.5
3.7

SDA
SCL
HL
BEEP
SET
LOCK

SB1 "1" SB5 "2" SB9 "3"
SB2 "4" SB6 "5" SB10 "6"
SB3 "7" SB7 "8" SB11 "9"
SB4 "К" SB8 "0" SB12 "С"

LK1 LK2 LK3 LK4 CK3 CK2 CK1

SET 1 2

R6 10К

DD2 WP A0 A1 A2 ROM 24C02 SDA SCL

+U

R9 4.7К

R11 2К

R7 10К

HL13

HL14

КИПД21Б-К

АЛ307ГМ

A KV1 B

VD5 LL4148

VT3 ВС847В

VT4 ВС847В

XT2:1 XT2:2 C10 0.1*250В

R8 10К R10 10К R12 1К

VT5 ВС847В

BF1

R1 1К HL1 HL3 HL5 HL7 HL9 HL11

R2 1К HL2 HL4 HL6 HL8 HL10 HL12

АЛ307КМ

VT2 ВС847В

XT1:1 XT1:2

VD1 VD3 VD2 VD4 КД243Б

DA2 *ST 78L05

C1 1000.0*25В

C2 0.1

C4 0.1 C5 0.1 C6 0.1 C7 10.0*25В

1. Выводы микросхем 20 DD1, 8 DD2 соединить с цепью +5V.
2. Выводы микросхем 10 DD1, 4 DD2 соединить с общим проводом.

Изм.	Лист	№ докум.	Подп.	Дата
Разраб.		Кузнецова		
Пров.		Рогов		
Т.контр.				
Н.контр.		Погорельцев		
Утв.		Федерольф		

ЦФРЛ.468313.004 Э3

Плата панели кодовой

Схема электрическая принципиальная

Лит.	Масса	Масштаб
		1:1

Лист	Листов 1

Плата печатная 165-04

Копировал

Формат А3